

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 33/00

H01L 21/205 H01S 5/323

[12] 发明专利申请公开说明书

[21] 申请号 00803557.1

[43] 公开日 2002 年 3 月 13 日

[11] 公开号 CN 1340215A

[22] 申请日 2000.2.8 [21] 申请号 00803557.1

[30] 优先权

[32] 1999.2.9 [33] JP [31] 30990/99

[32] 1999.11.22 [33] JP [31] 331797/99

[86] 国际申请 PCT/JP00/00660 2000.2.8

[87] 国际公布 WO00/48254 日 2000.8.17

[85] 进入国家阶段日期 2001.8.8

[71] 申请人 日亚化学工业株式会社

地址 日本德岛县

[72] 发明人 长滨慎一 中村修二

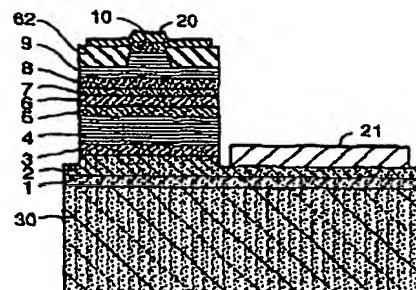
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 刘晓峰

权利要求书 1 页 说明书 13 页 附图页数 4 页

[54] 发明名称 氮化半导体器件及其制造方法

[57] 摘要

一种包括 GaN 基底的氮化半导体器件，在所述 GaN 基底的表面至少有一个单晶 GaN 层，在所述 GaN 基底上有多个氮化半导体器件形成层。与所述 GaN 基底接触的器件形成层的热胀系数小于 GaN 的热胀系数，从而使器件形成层受到压应力的作用。结果可防止器件形成层产生裂纹，从而可改善氮化半导体器件的工作寿命。



I S S N 1 0 0 8 - 4 2 7 4

知识产权出版社出版

权 利 要 求 书

1. 一种包括 GaN 基底的氮化半导体器件:

5 在所述 GaN 基底的表面至少有一个单晶 GaN 层, 在所述 GaN 基底上形成多个氮化半导体器件形成层;

与所述 GaN 基底接触的所述器件形成层受到压应力的作用。

2. 如权利要求 1 所述氮化半导体器件, 其中所述与 GaN 基底接触的器件形成层的热胀系数小于 GaN 的热胀系数。

10 3. 如权利要求 1 所述氮化半导体器件, 其中所述与 GaN 基底接触的器件形成层由

$AL_aGa_{1-a}N$ ($0 < a \leq 1$) 构成。

4. 如权利要求 3 所述氮化半导体器件, 其中所述器件形成层包括包含 AL 的 N 型覆盖层、包含 InGaN 的活化层和包含 AL 的 P 型覆盖层。

15 5. 如权利要求 4 所述氮化半导体器件, 其中所述由 $AL_aGa_{1-a}N$ 构成的器件形成层起 N 型接触层的作用。

6. 如权利要求 1 所述氮化半导体器件, 其中所述单晶 GaN 层通过侧生法形成。

7. 一种具有 GaN 基底的氮化半导体器件的制造方法, 其中在所述 GaN
20 基底的表面至少有一个单晶 GaN 层, 在所述 GaN 基底上形成多个氮化半
导体器件形成层, 所述制造方法包括以下步骤:

在由与氮化半导体不同的材料制成的辅助基底上形成第一氮化半导
体层;

在所述第一氮化半导体层上形成条形或岛形间隙凹凸结构;

25 形成一个单晶 GaN 层以制作 GaN 基底;

在所述 GaN 基底上形成热胀系数小于 GaN 热胀系数的第二氮化半导
体层。

8. 如权利要求 7 所述氮化半导体器件制造方法, 其中所述辅助基
底在形成为制造 GaN 基底所需的所述单晶 GaN 层后被去掉。

 说 明 书

氮化半导体器件及其制造方法

5

技术领域

本发明涉及氮化半导体 ($In_xAl_yGa_{1-x-y}N$, $0 \leq x \leq y$, $x+y \leq 1$) 器件，包括发光二极管 (LED)、激光二极管 (LD) 或其它电子器件和功率器件。更具体地说，本发明提供了一种防止采用 GaN 基底的氮化半导体器件的氮化半导体层出现裂纹的方法。

背景技术

应用氮化半导体的兰色 LED 已被提供实际应用。近来，还可提供采用 GaN 基底的氮化半导体制作的兰色激光二极管。

本发明人在一些场合已介绍过采用 GaN 基底的氮化半导体激光二极管，例如，在《日本应用物理杂志》37 卷 (1998) L309-L312 页。GaN 基底可通过下述方法形成：在蓝宝石基底上形成一层 GaN，然后在这层 GaN 的部分表面覆盖一层二氧化硅保护膜。GaN 在 GaN 膜上可再次生长，蓝宝石基底可以拿开。二次生成的 GaN 层主要在侧向生长，因此可防止位错出现。采用这种方法可得到低位错率的 GaN 基底。采用这种低位错 GaN 基底的氮化半导体激光二极管器件具有连续波振荡功效，其连续工作时间可超过 1 万小时。

寿命超过 1 万小时的氮化半导体激光二极管已投入实际应用。但在某些应用场合希望器件有更长的工作寿命。本发明人对采用上述方法制造的氮化半导体激光器件进行了研究，发现在 GaN 基底生长的氮化半导体层中易产生微细裂纹，特别是在直接由 GaN 基底生长出的 N 型 GaN 接触层中。裂纹相当微细，用通常的光学显微镜难于发现，但可用荧光显微镜对其进行观察。在由相同结构的 GaN 基底上直接生长出来的 GaN 层中竟会产生小裂纹，这一事实是出乎人们意料的。这种微细裂纹的出现，被认为是侧生方法制造 GaN 基底中产生的一种特殊现象。但是，在

较厚 GaN 基底生长出的 GaN 薄膜中也会产生原因不明的微细裂纹。不论如何，出现微细裂纹总会增加阈值，损害激光器件的寿命。除了激光器件之外，这种裂纹同样会减低其它氮化半导体器件的可靠性。

5 发明内容

因此，本发明的一个目的是降低在氮化半导体层出现上述裂纹的可能性，延长采用 GaN 基底的氮化半导体器件的工作寿命，从而提高氮化半导体器件的可靠性。为实现这一目的，本发明氮化半导体器件具有下述特点：在 GaN 基底上形成的器件形成层（氮化半导体层）之间，为由 10 GaN 基底上直接生成的器件形成层提供可减少裂纹出现的压力。

使器件形成层的热胀系数小于 GaN 基底的 GaN 热胀系数即可获得所述压应力。在 GaN 基底上生长的器件形成层最好为 $GI_aGa_{1-a}N$ ($0 < a \leq 1$)。因为 $GI_aGa_{1-a}N$ ($0 < a \leq 1$) 的热胀系数小于 GaN，且可在 GaN 基底上生长为良好晶体。

15 由器件形成层构成的器件结构最好包括一个包含 AL 的 N 型覆盖层、一个包含 InGaN 的活化层和一个包含 AL 的 P 型覆盖层。采用这种结构及降低裂纹产生结构，可获得具有良好特性的器件。

根据器件的具体结构，在 GaN 基底生长的器件形成层--例如 $GI_aGa_{1-a}N$ 层--可具有多种功能。例如，该层可作为防止细小裂纹的缓冲层或作为 20 N 型接触层。当整个 GaN 基底导电时，该层可为 N 型覆盖层。

GaN 基底最好采用侧生法制造。采用侧生 GaN 基底不但可防止裂纹出现，而且可防止位错的蔓延。

本发明氮化半导体器件的制作方法包括以下步骤：

- (A) 在与氮化半导体不同的辅助材料基底--如蓝宝石或 SiC--上生 25 成第一氮化半导体层；
- (B) 在所述第一氮化半导体层上形成条形或岛形的间隙凹凸结 构；
- (C) 在所述第一氮化半导体层上生成单晶 GaN 层，制作 GaN 基 底；
- 30 (D) 在所述 GaN 基底上形成第二氮化半导体层，所述第二氮化半

导体层的热胀系数小于 GaN 的热胀系数。

在形成单晶 GaN 层后，从 GaN 基底取走辅助基底。

按本发明，与 GaN 基底接触的氮化半导体层的热胀系数小于 GaN 的热胀系数，从而可在氮化半导体层产生压应力。这个压应力可防止在氮化半导体层产生微细裂纹，其理由如下：若 SiC、GaN 和蓝宝石的热胀系数分别为 ϵ_1 、 ϵ_2 和 ϵ_3 ，且 $\epsilon_1 < \epsilon_2 < \epsilon_3$ ，当 GaN 在 SiC 基底上生长时，在 GaN 层中易产生裂纹，因为此时的热胀系数关系为 $\epsilon_1 < \epsilon_2$ ，在 SiC 基底上生长的 GaN 层晶面存在张应力；另一方面，如果 GaN 层是生长在蓝宝石基底上，则 GaN 层不易产生裂纹，因为此时的热胀系数关系为 $\epsilon_2 < \epsilon_3$ ，在蓝宝石基底上生长的 GaN 层晶面上存在压应力。简言之，是否容易出现裂纹取决于存在的应力是张应力还是压应力。当在基底上生长的生长层热胀系数小于基底的热胀系数时存在压应力，此时可防止裂纹的产生。

当 GaN 生长在 GaN 基底上时，对生长的 GaN 层而言既不存在张应力又不存在压应力，在生长的 GaN 层中易产生裂纹。总而言之，当氮化半导体层在 GaN 基底上形成时，如果生成层的热胀系数等于或大于 GaN 的热胀系数，则氮化半导体层易出现裂纹；如果生成层的热胀系数小于 GaN 的热胀系数，则因存在压应力而是裂纹的出现受到抑制。

在本说明中，“GaN 基底”是指表面具有低位错单晶 GaN 层的基底。GaN 基底可以仅由单晶 GaN 层构成，也可包括一个由蓝宝石或碳化硅等不同氮化半导体材料制成的辅助基底，在该基底上形成低位错单晶 GaN 层。

GaN 基底可采用任何适当的方法进行制造，只要其形成的单晶 GaN 具有足够的位错，适合用于制造所需的电器件。但最好采用侧生法来制造单晶 GaN 层，因为这种方法可抑制位错在单晶 GaN 层的蔓延，从而可得到低位错 GaN 基底。“侧生法”包括可使单晶 GaN 层不但在垂直方向而且可沿基底表面平行方向生长以抑制垂直向位错的任何制造方法。

采用侧生法制造 GaN 基底，可选用 ELOG 生长法。这种方法在美国专利 USP09/202, 141, 日本专利 H11-312825, H11340508, H11-37827,

H11-37826, H11-168079, H11-218122 以及日本应用物理杂志 (J.JAP) 中均有介绍，在 J.J.A.P. 中介绍的是用二氧化硅侧生 GaN。

按上述各种 ELOG 生长法获得的 GaN 可作为低位错基底，采用这种基底对使用寿命等器件性能来说是很好的。在本发明中即采用了这种方法获得的基底，结果可具有更长的寿命。

在上述各种方法中，日本专利 N0.H11-37827 中所述的方法更为适用。GaN 或 ALGaN 等氮化半导体层在蓝宝石等异种基底上生长，条形或岛形的间隙凹凸结构的形成可使单晶 GaN 层侧向生长。之后，生长的单晶 GaN 覆盖所述凹凸结构。通过采用这种方法，单晶 GaN 层可侧向生长，使得位错的蔓延受到抑制，从而得到低位错 GaN 基底。如果要求 GaN 基底仅由氮化半导体组成，单晶 GaN 层就要生长得厚些，然后可去掉辅助基底。

在侧生单晶 GaN 层上生长热胀系数小于 GaN 热胀系数的氮化半导体层，可防止在氮化半导体层中产生位错和裂纹，从而可改善氮化半导体器件的可靠性。本发明采用侧生 GaN 基底的具体实例将在以下的实施例中进行详细说明。

在上述制造方法中，在 ELOG 生长后去掉辅助基底以获得仅由氮化半导体组成的 GaN 基底。然而，在 ELOG 生长后也可留下辅助基底，在这种情况下，用做 GaN 基底的基底由辅助基底和氮化半导体层构成。

当采用仅由氮化半导体构成的 GaN 基底时，在与器件结构形成对立的后表面上形成 N 电极。这样可减小芯片尺寸。而且，当 GaN 基底仅由氮化半导体构成时，还可获得良好的热辐射特性。此外，通过劈理也可易于形成共振面。从提高器件的性能来说，器件结构最好形成在与取走辅助基底对置的表面上。

另一方面，当采用由异质基底和氮化半导体组成的 GaN 基底时，可防止晶片的断裂和出现碎屑，从而易于处理。此外还可避免去掉辅助基底的步骤，从而可减少制造时间。即使在采用包含异质基底的 GaN 基底的情况下，如果所述基底导电，即可在基底的背面形成 N 电极。

在 GaN 基底上形成具有较小热胀系数的氮化半导体前，对 GaN 基底表面可进行刻蚀。由于在制造过程中 GaN 基底表面可能不平，因此最好

通过刻蚀使 GaN 基底表面平滑后再形成氮化半导体。此处理可进一步抑制裂纹的出现。

附图描述

- 5 图 1 为说明 GaN 基底制造过程的剖视图。
- 图 2 为说明图 1 之后 GaN 基底制造过程的剖视图。
- 图 3 为说明图 2 之后 GaN 基底制造过程的剖视图。
- 图 4 为说明图 3 之后 GaN 基底制造过程的剖视图。
- 图 5 为按本发明实施例的氮化半导体激光器件的剖视图。
- 10 图 6A-6F 为说明陇条形成过程的部分剖视图。

具体实施方式

图 5 为本发明实施例中氮化半导体器件的剖视图。在 GaN 基底 30 上的器件成型层 1-10 构成一个半导体激光器件。与 GaN 基底 30 接触的器件成型层 1 具有小于 GaN 的热胀系数，从而使其受到压应力，抑制在器件形成层 1 中产生裂纹。

按本发明，热胀系数小于 GaN 热胀系数的任何氮化半导体均可用于作为在 GaN 基底上生长的氮化半导体层材料。然而，所采用的氮化半导体材料最好不包含有损晶体化的成分。例如， $Al_aGa_{1-a}N$ ($0 < a \leq 1$) 即是适用材料。若其参数值为 $0 < a < 0.3$ 则更好，若其值为 $0 < a < 0.1$ 则最好。采用这种组成的氮化半导体可防止裂纹的出现，可获得良好晶体。

在具有较小热胀系数的氮化半导体在 GaN 基底上形成之前，对 GaN 基底表面可进行刻蚀，因为根据 GaN 基底的制造过程，GaN 的表面有可能不平，因此从防止微细裂纹的出现起见，最好通过刻蚀使 GaN 基底表面平滑后再生具有较小热胀系数的氮化半导体层。

直接在 GaN 基底生长的氮化半导体层的厚度不一定局限于某个特定值。但其厚度最好不小于 1 微米，若厚度在 3-10 微米则更好，这样的厚度有助于防止出现裂纹。

直接在 GaN 基底上生长的器件形成层可以在器件中起到各种功能，30 其具体功能取决于器件结构。按其功能，器件形成层 1 的厚度被适当控

制在上述范围。在图 5 所示氮化半导体器件中，器件形成层 1 与器件形成层 2 一起起着 N 型接触层的作用，其上形成有 N 型电极 21。在它们上边形成的包含 AL 的 N 型覆盖层 4、包含 InGaN 的激化层 6 和 P 型覆盖层 9 构成了一个半导体激光器件。

5 如果 GaN 基底 30 为导电基底，例如是一个仅由单晶 GaN 层或在碳化硅上形成的单晶 GaN 层构成的基底，N 电极可在 GaN 基底的后表面上形成。在这种情况下，与 GaN 基底接触的器件形成层 1 作为封闭光线的覆盖层。

10 当在 GaN 基底生成器件形成层 1 时，器件形成层 1 掺入杂质。掺入的杂质可以是 N 型或 P 型。掺杂量根据氮化半导体层的功能为接触层或覆盖层进行控制。

15 在图 5 所示氮化半导体器件中，未掺入 N 型 $AL_aGa_{1-a}N$ 的器件形成层 1 作为接触层 1，其上形成 N 型 $AL_aGa_{1-a}N$ 接触层 2。在未掺杂 N 型 $AL_aGa_{1-a}N$ 上生成 N 型 $AL_aGa_{1-a}N$ 基础层 2，有助于防止裂纹出现和提高晶体质量。在这种情况下，未掺杂 $AL_aGa_{1-a}N$ 层 1 还起到缓冲等作用。
未掺杂 N 型 $AL_aGa_{1-a}N$ 层的最佳厚度约为几个微米。

20 在 N 电极 21 直接形成在器件形成层 1 上的情况下，掺入 N 型杂质（一般为 Si）的氮化半导体层在 GaN 基底 30 上生长，作为器件形成层 1。掺入杂质的数量最好控制在 $1*10^{18}/cm^3$ 到 $5*10^{18}/cm^3$ 。仅作为 N 型接触层的器件形成层 1 的厚度最好为 1-10 微米。厚度控制在上述范围有助于防止微细裂纹，可使氮化半导体层起到 N 型接触层的作用。

25 所述 GaN 基底可以是仅由氮化半导体组成的基底，也可以是包含辅助基底和氮化半导体层的基底。GaN 基底最好采用侧生法制造。采用侧生法制造的 GaN 基底可抑制器件形成层 1-10 产生位错，可改善期间特性。

例如，GaN 基底 30 可按下述方法进行制造。首先，在用与氮化半导体不同的材料制成的辅助基底上形成 GaN 或 ALGaN 等氮化半导体层。所述辅助基底可用蓝宝石、碳化硅或尖晶石等材料制作。如图 2 所示，间隙条形或岛形凹凸结构形成在氮化半导体层 12 的表面，其后生成的 30 单晶 GaN 层在水平方向生长。所形成的条形或岛形凹凸结构使半导体层

12 如图 2 所示。或者，形成的条形过岛形凹凸结构贯穿氮化半导体层 12 并可去掉辅助基底 11。形成可去掉辅助基底 11 的较深凹凸结构，可在由凸出部分侧生的单晶 GaN 相会之处抑制晶体产生畸变。再一个选择，是使氮化半导体层 12 具有 GaN 和 ALGaN 双层结构，使形成凹凸结构的深度达到可去掉部分 ALGaN。其次，如图 3 和图 4 所示，单晶 GaN13 的生长超过氮化半导体层 12 的凹凸结构。在这种情况下，可获得包含辅助基底和氮化半导体层的 GaN 基底。如果要求获得仅由氮化半导体构成的 GaN 基底，可通过 HVPE 等方法使单晶 GaN 层生长到一定厚度，使得可去掉蓝宝石等材料制成的辅助基底 11。

当辅助基底 11 留在 GaN 基底 30 之中时，GaN 基底的氮化半导体部分的厚度适宜控制到不大于 100 微米，其厚度小于 50 微米更好，小于 20 微米最好。厚度的低限可以更小，只要按 ELOG 法生长的 GaN 可使保护膜或不平整度达到降低位错的要求。例如，低限厚度不能小于几个微米。当厚度处在上述范围之内时，不但位错可得到降低，而且因氮化半导体与辅助基底热胀系数不同而可能产生的晶片翘曲也可得到抑制，从而使器件结构在 GaN 基底上生长良好。

当辅助基底 11 由 GaN 基底 30 中去掉时，本发明仅由氮化半导体组成的 GaN 基底厚度不局限于某个特定值，但适宜的厚度范围为 50-500 微米，厚度在 100-300 微米为最佳。当 GaN 基底厚度处于上述范围之内时，位错减少，并可保持适当的机械强度。

为提高基底中单晶 GaN 的晶体性能，可采用下述的另外一种制造方法。首先，与上述方法相同，在辅助基底 11 生长的氮化半导体层 12 中形成凹凸结构，在其上边通过 HVPE 法形成较厚的单晶 GaN 层 13（单晶 GaN 的第一次生长）。然后，在单晶 GaN 层 13 上形成用二氧化硅等材料制造的间隙条形或岛形掩膜，应用 CVD 法使单晶 GaN 层通过掩膜侧生（单晶 GaN 的二次生长）。如果必须去掉辅助基底 11，去掉过程最好在单晶 GaN13 的第一次生长后进行。在单晶 GaN 二次生长前，最好通过刻蚀使一次生长的单晶 GaN 表面平滑。

通过形成凹凸结构的单晶 GaN 一次生长和按 HVPE 法的 GaN 生长，可很容易地得到较厚的单晶 GaN 层。然而，这种单晶 GaN 层在凹陷结

构附近易出现孔隙，晶体特性较差。采用二氧化硅掩膜和应用 MOCVD 法，可使二次生长的单晶 GaN 层具有较好的晶体特性。

当由 GaN 基底 30 去掉辅助基底 11 时，GaN 基底表面可能产生轻微翘曲。这表明去掉辅助基底的 GaN 层表面在物理性质上与 GaN 层生长 5 面有所不同。表面物理性质不同有可能引起裂纹的产生。在任何情况下，在 GaN 基底上生长具有较小热胀系数的半导体层-例如 $AL_aGa_{1-a}N$ 时，可防止裂纹的出现和得到具有良好晶体特性的半导体器件。

按本发明，使与 GaN 基底接触的器件形成层受到压应力可抑制微细裂纹的出现。对任何种类的器件来说，都可具有这一优点。特别对于包括包含 AL 的 N 型覆盖层、包含 IN GaN 的活化层和包含 AL 的 N 性覆盖层的发光器件而言，上述结构安排和防止裂纹出现的特点可得到具有良好特性的器件。对于制造器件形成层而言，可采用已知的各种生长氮化半导体方法，如 MOVPE（有机金属-蒸汽-相外延）、MOCVD（有机金属-化学蒸汽沉积）、HVPE（卤素蒸汽-相外延）、MBE（分子束外延）等。
10
15

以下将叙述本发明的实施例，但本发明并不仅仅局限于这些实施例。

实施例 1：

在实施例 1 中，将叙述图 5 所示氮化半导体激光器件的制造过程。

(GaN 基底制造方法)

20 GaN 基底按图 1-4 所示步骤制造。

直径为 2 英寸的蓝宝石基底 11 具有用 C 表示的正面和用 A 表示的定向平面，将其置入反应器中，并将温度调节到 510°C。采用阿摩尼亚和 TMG (trimethylgallium) 作为 GaN 的源并用氢为载气，使 GaN 组成的厚度为 200 埃的缓冲层（未画出）在蓝宝石基底上生长。

25 在缓冲层生长之后，仅停止供给 TMG 并将温度增加到 1050°C。在温度为 1050°C 的条件下，采用阿摩尼亚和 TMG 作为 GaN 的源，使由未掺杂 GaN 组成的第一氮化半导体层 12 生长到厚度为 2 微米（图 1）。

在第一氮化半导体层 12 生长之后，形成具有条纹的光掩膜。采用溅射装置形成具有一定模式的二氧化硅膜，使其凸起部分上部条宽为 5 微米、凹入部分底部条距为 15 微米。再用 RIE 装置对第一氮化半导体层 12
30

未用二氧化硅膜掩盖的部分进行刻蚀，刻蚀深度适当控制，勿使半导体层被刻透，从而使其形成凹凸结构，如图 2 所示。在图 2 所示凹凸结构形成之后，去掉凸起部分上部的二氧化硅。这样，便形成了与定向面垂直的条陇结构。

5 其次，将晶片放入反应器中，温度为 1050℃，采用阿摩尼亚和 TMG 为 GaN 的源，使由未掺杂 GaN 组成的第二氮化半导体层 13 生长到厚度约为 320 微米（图 3 和图 4）。

10 在第二氮化半导体层生长之后，晶片移出反应器，得到由未掺杂 GaN 组成的 GaN 基底 30。由得到的 GaN 基底 30 去掉蓝宝石基底，以下说明的器件结构将在与去掉面对置的生长面生长，如图 5 所示。由 GaN 构成的基底厚度约为 300 微米。

（本发明未掺杂 N 型接触层 1： $AL_aGa_{1-a}N$ ）

15 采用 TMA (trimethylaluminium)、TMG 和阿摩尼亚作为源气，在 1050℃条件下，使由未掺杂 $AL_{0.05}Ga_{0.95}N$ 构成的未掺杂 N 型接触层 1 在 GaN 基底 30 上生长到厚度 1 微米。

（本发明 N 型接触层 2： $AL_aGa_{1-a}N$ ）

其次，在相同温度下，采用 TMA、TMG 和阿摩尼亚为源气，用硅烷 (SIH4) 为掺杂气，使由 $AL_{0.05}Ga_{0.95}N$ 构成并掺杂 Si 到 $3*10^{18}/cm^3$ 的 N 型接触层 2 生长到厚度 3 微米。

20 现在，在上述 N 性接触层（包括 N 型接触层 1）中没有小裂纹，从而有效防止了微细裂纹的出现。如果在 GaN 基底中存在小裂纹，通过 N 型氮化半导体层 2 的生长也可防止这种裂纹的蔓延，从而可得到具有良好晶体特性的器件结构。与仅形成 N 型接触层 2 的情况比较起来，如上所述既形成 N 型接触层 2 又形成未掺杂 N 型接触层 1，可使晶体特性得到很好的改善。

（裂纹防止层 3）

其次，将温度降至 800℃。采用 TMG、TMI (trimethylidium) 和阿摩尼亚作为源气，用硅烷作为掺杂气，使由 $In_{0.08}Ga_{0.92}N$ 构成并掺杂 Si 到 $5*10^{18}/cm^3$ 的裂纹防止层 3 生长到 0.15 微米。

30 （N 型覆盖层 4）

其次，在1050°C温度下，采用TMA、TMG和阿摩尼亚作为源气，使由未掺杂 $\text{Al}_{0.14}\text{Ga}_{0.86}\text{N}$ 构成的覆盖层4生长到25埃。然后停止供给TMA，使用硅烷作为掺杂气，使由GaN构成并掺杂Si到 $5*10^{18}/\text{cm}^3$ 的B层生长到厚度25埃。这些操作重复160次，使A层和B层互相重叠以形成多重膜叠压的N型覆盖层4（超点阵结构），总厚度为8000埃。

5 (N型波导层5)

其次，在相同温度下，采用TMG和阿摩尼亚作为源气，使由未掺杂GaN构成的N型波导层5生长到0.075微米。

(活化层6)

10 其次，在800°C温度下，采用TMI、TMG和阿摩尼亚作为源气，用硅烷作为掺杂气，使由 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 构成并掺杂Si到 $5*10^{18}/\text{cm}^3$ 的势垒层生长到厚度为100埃。然后停止供给硅烷气，使由未掺杂 $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ 构成的势阱层生长到厚度50埃。这些操作重复3次使势垒层互相重叠，最后形成多量子阱(MQW)结构的活化层6，总厚度为550埃。

15 (P型电子约束层7)

其次，在相同温度下，采用TMA、TMG和阿摩尼亚作为源气，用 Cp_2Mg (cyclopentadienylmagnesium)作为掺杂气，使 $\text{Al}_{0.4}\text{Ga}_{0.6}\text{N}$ 构成并掺杂Mg到 $1*10^{19}/\text{cm}^3$ 的P型电子约束层7生长到厚度100埃。

(P型波导层8)

20 其次，在1050°C温度下，采用TMG和阿摩尼亚作为源气，使由未掺杂GaN构成的P型波导层8生长到厚度0.075微米。

这一P型波导层8是未掺杂的，但由于Mg由P型电子约束层7的扩散可使Mg的浓度达到 $5*10^{16}/\text{cm}^3$ ，结果使其表现出P型导电性。

(P型覆盖层9)

25 其次，在相同温度下，采用TMA、TMG和阿摩尼亚作为源气，使由未掺杂 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 构成的一层生长到25埃。然后停止供给TMA，使用 Cp_2Mg 作为掺杂气，使由GaN构成并掺杂Mg到 $5*10^{18}/\text{cm}^3$ 的B层生长到厚度25埃。这些操作重复100次，使A层和B层互相重叠以形成多重膜叠压的P型覆盖层9（超点阵结构），总厚度为5000埃。

30 (P型接触层10)

其次，在相同温度下，采用 TMG 和阿摩尼亚作为源气，用 Cp_2Mg 作为掺杂气，使由 GaN 构成并掺杂 Mg 到 $1*10^{20}/\text{cm}^3$ 的 P 型接触层 10 生长到厚度 150 埃。

在反应完成后，晶片在反应器 700°C 氮气气氛中退火，以减少 P 型层的电阻性。
5

退火后，将晶片移出反应器。在最上层的 P 侧接触层顶面形成一个二氧化硅保护膜，采用 RIE（活性离子刻蚀）装置和 SiCl_4 进行刻蚀，以曝露出 N 电极在其上面形成的 N 侧接触层 2 的表面，如图 5 所示。

其次，如图 6A 所示，在最上面的 P 侧接触层 10 的几乎全部表面上，
10 采用 PVD 设备形成由硅的氧化物（主要为二氧化硅）构成的第一保护膜 61，其厚度为 0.5 微米。然后，将有预定形状的掩膜放置在第一保护膜 61 上，形成由抗光材料制成的第三保护膜 63，其条宽为 1.8 微米，厚度为 1 微米。
15

其次，如图 6B 所示，在第三保护膜 63 形成之后，用第三保护膜作为掩膜，采用 CF_4 气体对所述第一保护膜进行刻蚀使其形成条形结构。在用刻蚀剂进行处理时，只有抗光部分被腐蚀，使第一保护膜 61 在 P 型接触层 10 形成条宽为 1.8 微米，如图 6C 所示。
20

在第一保护膜 61 形成条形结构之后，如图 6D 所示，使用 RIE 设备和 SiCl_4 气体对 P 侧接触层 10 和 P 侧覆盖层 9 进行刻蚀，使其形成条宽为 1.8 微米的条形结构。
25

在条形结构形成之后，将晶片置入 PVD 设备中，如图 6E 所示，在因刻蚀而曝露的 P 侧覆盖层 9 上的第一保护膜 61 上形成由 Zr 的氧化物（主要为 ZrO_2 ）构成的第二保护膜 62，其厚度为 0.5 微米。当如此形成 Zr 的氧化物膜时，可建立 P-N 面之间的绝缘和形成横模。

其次，将晶片浸在氢氟酸中，如图 6F 所示，用去除法去掉第一保护膜 61。
25

其次，如图 5 所示，在由所述 P 侧接触层去掉第一保护膜 61 后而曝露的 P 侧接触层 10 的表面形成由 Ni/Au 构成的 P 电极 20。P 电极条宽为 100 微米，且如图所示凸出超过第二保护膜。
30

在形成第二保护膜 62 之后，如图 5 所示，形成由 Ti/AL 构成的与 N

侧接触层上条形结构平行的 N 电极 21。

在其上按上述方式形成 N 电极和 P 电极的晶片 GaN 基底被抛光到厚度约为 100 微米。此后，晶片沿与基底条形电极垂直的方向被切割成一些小的条形结构并在切割面（11-00 面，相当于具有六晶面结构晶体的侧面=M 面）形成谐振器。由 SiO₂ 和 TiO₂ 构成的多层介电膜形成在谐振器的刻面上，对小的条形结构按与 P 电极平行的方向进行切割，最后形成如图 5 所示的激光器件。谐振器的长度最好控制在 300-500 微米的范围之内。

将得到的激光器件置入热潭并将各电极用导线连接起来。激光振荡试验在室温下进行。

波长 500nm 的连续振荡试验在室温下采用 2.5kA/cm² 阈电流强度和 5V 阈电压进行。在室温下，工作寿命为 1 万小时或更长。

实施例 2

采用与实施例 1 相同的方式制造激光器件，只是不再使未掺杂 N 型接触层 1 生长，只生长 N 型接触层 2。

所获得的器件在晶体特性上要比实施例 1 中的器件稍差，但基本可像实施例 1 那样防止裂纹的产生，得到性能良好的器件。

实施例 3

采用与实施例 1 相同的方式制造激光器件，只是未掺杂 N 型接触层 1 和掺 Si 的 N 型接触层 2 中的 AL 的含量比率由 0.05 变为 0.02。

所得到的器件表现出基本与实施例 1 相同的良好性能。

实施例 4

采用与实施例 1 相同的方式制造激光器件，只是未掺杂 N 型接触层 1 和掺 Si 的 N 型接触层 2 中的 AL 的含量比率由 0.05 变为 0.5。

所获得的器件在晶体特性上要比实施例 1 中的器件稍差，因为 AL 的含量大于实施例 1。但基本可像实施例 1 那样防止裂纹的产生，得到性能良好的器件。

实施例 5

采用与实施例 1 相同的方式制造激光器件，只是未掺杂 N 型接触层 1 和掺 Si 的 N 型接触层 2 由 ALN 构成。

所获得的器件在晶体特性上要比实施例 1 中的器件稍差，因为 N 型接触层 1 和 N 型接触层 2 中的 AL 含量大于实施例 1，但基本可像实施例 1 那样防止裂纹的产生，得到像实施例 1 那样长寿命的器件。

实施例 6

采用与实施例 1 相同的方式制造激光器件，只是第二氮化半导体层 13 的厚度为 15 微米，并且不去掉蓝宝石基底。所获得的 GaN 基底包括辅助基底和氮化半导体。

与实施例 1 比较起来，所获得的激光器件晶片稍大，但基本可像实施例 1 那样防止裂纹的产生。由于实施例 6 中的激光器件具有绝缘性蓝宝石基底，器件的热辐射性能较实施例 1 稍差。但也可得到如实施例 1 那样长的器件寿命。

以上，参阅附图描述了本发明的最佳实施例，但熟悉本门技术的人们都很清楚，对其进行增减和修改是可能的。应当了解，本发明的权利要求将所有这些增减和修改包括在本发明的要义和范围内。

说 明 书 附 图

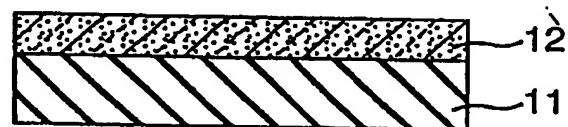


图 1

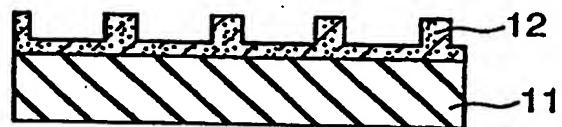


图 2

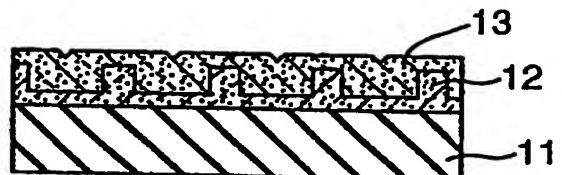


图 3

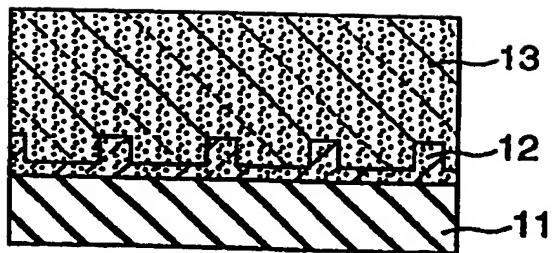


图 4

01-06-06

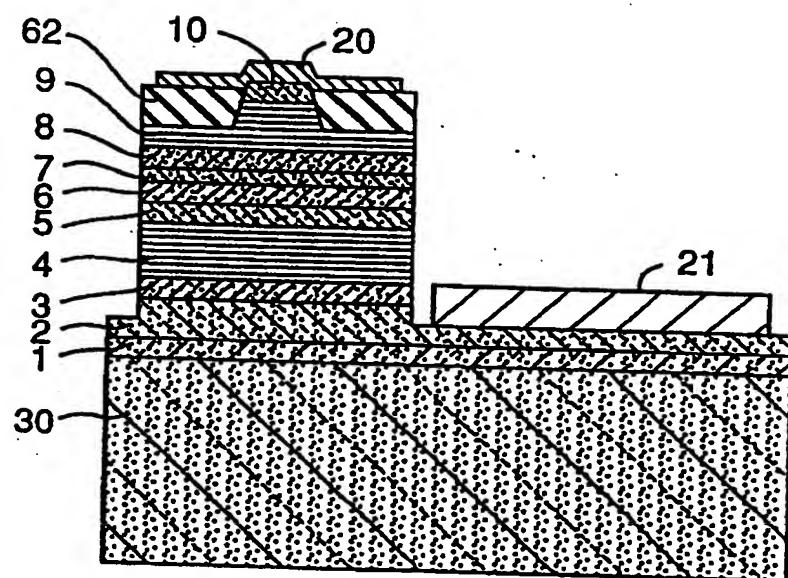


图 5

01-08-06

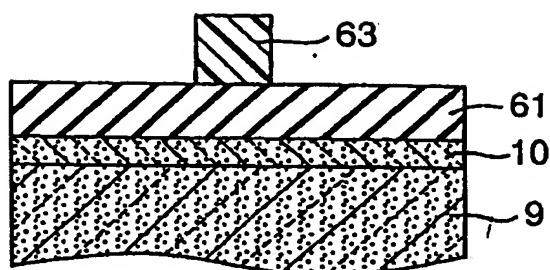


图 6A

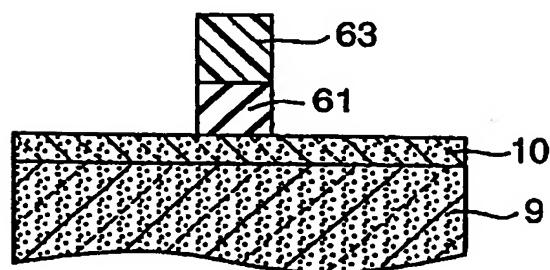


图 6B

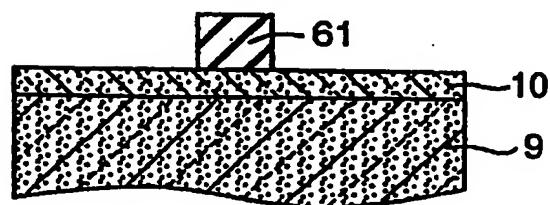


图 6C

01-08-08

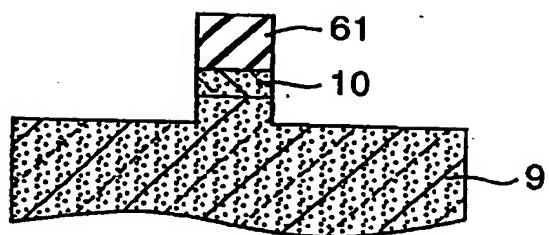


图 6D

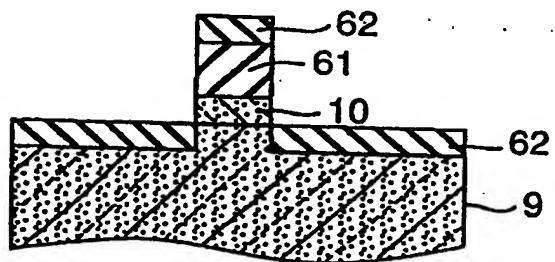


图 6E

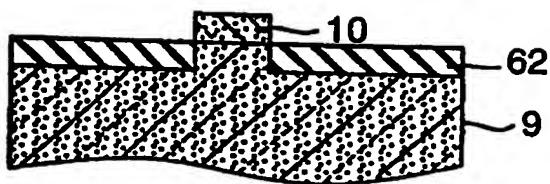


图 6F